

**Федеральное агентство по образованию  
Государственное образовательное учреждение  
высшего профессионального образования  
«КУБАНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»  
Физико-технический факультет  
Кафедра оптоэлектроники**

**Методическое пособие к лабораторной работе  
ИНТЕГРАЛЬНЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ**

**Краснодар 2020**

## Цель работы

Изучение принципа работы и технических характеристик интегральных микросхем, приобретение навыков составления и реализации на логических элементах простых логических функций

### КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

#### 1. ЭЛЕМЕНТЫ МАТЕМАТИЧЕСКОЙ ЛОГИКИ.

Логика - наука, изучающая методы установления истинности или ложности одних высказываний на основе истинности или ложности других высказываний (утверждений). Логика изучает методы доказательств и опровержений. Логика составляет основу всякого управления, в том числе технологическими процессами.

Математическая логика - современная форма логики, опирающаяся на формальные математические методы. Основные объекты логики - высказывания, то есть предложения, которые могут быть либо истинными, либо ложными. Существуют два подхода установления истинности высказываний: эмпирический (опытный) и логический. При эмпирическом подходе истинность высказываний устанавливается на основе наблюдений, экспериментов, документов и других фактов. При логическом подходе истинность высказываний доказывается на основе истинности других высказываний, то есть чисто формально, на основе рассуждений без обращения к фактам.

Логическая функция - это функция логических переменных, которая может принимать только два значения : 0 или 1. В свою очередь, сама логическая переменная (аргумент логической функции) тоже может принимать только два значения : 0 или 1.

Логический элемент - это устройство, реализующее ту или иную логическую функцию.

$Y=f(X_1, X_2, X_3, \dots, X_n)$  - логическая функция, она может быть задана таблицей, которая называется таблицей истинности.

$X_1, X_2, X_3, \dots, X_n$	$Y=f(X_1, X_2, X_3, \dots, X_n)$
Набор значений аргументов $X_1, \dots, X_n$	Значение функции $Y$ (0 или 1)

Число строк в таблице - это число возможных наборов значений аргументов. Оно равно  $2^n$ , где  $n$  - число переменных. Число различных функций  $n$  переменных равно  $2^{2^n}$ .

#### Логические функции одной переменной

Таблица истинности функции одной переменной  $Y=f(X)$  содержит всего 2 строки, а число функций одной переменной равно 4.

1. Функция константа 0,  $Y=0$ . Техническая реализация этой функции - соединение вывода  $Y$  с общей шиной с нулевым потенциалом. Таблица истинности функции константа 0 имеет вид:

$X$	$Y=f(X)$
0	0
1	0

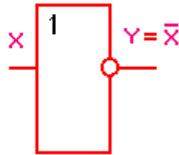
2. Функция  $Y=f(X)=X$  - функция повторения. Техническая реализация этой функции - соединение между собой выводов  $X$  и  $Y$ . Таблица истинности функции повторения имеет вид:

X	Y=f(X)
0	0
1	1

3. Функция  $Y=f(X)=\text{NOT}(X)$  - отрицание НЕ или инверсия ( $\text{NOT}(X)$  - это НЕ X). Техническая реализация этой функции - инвертор на любом транзисторе или логическом элементе, или транзисторный ключ. Таблица истинности функции отрицания имеет вид:

X	Y=f(X)
0	1
1	0

Логический элемент НЕ обозначается на схемах следующим образом:  
(пишется X с чертой сверху)



4. Функция константа 1,  $Y=1$ . Техническая реализация этой функции - соединение вывода Y с источником питания. Таблица истинности функции константа 1 имеет вид:

X	Y=f(X)
0	1
1	1

Важнейшей функцией одной переменной является отрицание НЕ, остальные функции являются тривиальными.

### Логические функции двух переменных

Таблица истинности функции двух переменных  $Y=f(X1,X2)$  содержит 4 строки, а число функций двух переменных равно 16. Мы рассмотрим только несколько основных функций двух переменных.

1. Логическое ИЛИ (логическое сложение, дизъюнкция):

$$Y = X1 + X2 = X1 \vee X2$$

Техническая реализация этой функции - два параллельно соединенных ключа:

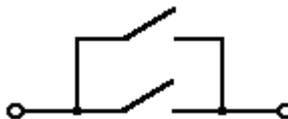
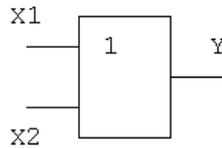


Таблица истинности логического ИЛИ имеет вид:

X1	X2	Y=X1+X2
0	0	0
0	1	1
1	0	1
1	1	1

Логический элемент ИЛИ обозначается на схемах следующим образом:



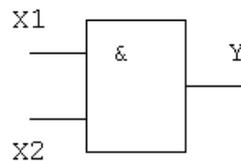
2. Логическое И (логическое умножение, конъюнкция, схема совпадений):  $Y = X1X2 = X1 \& X2$ . Техническая реализация этой функции - два последовательно соединенных ключа:



Таблица истинности логического И имеет вид:

X1	X2	Y=X1X2
0	0	0
0	1	0
1	0	0
1	1	1

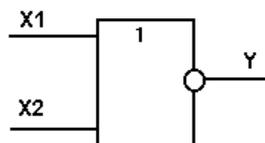
Логический элемент И обозначается на схемах следующим образом:



3. Функция стрелка Пирса (ИЛИ-НЕ):  $Y = \overline{X1+X2}$ . Таблица истинности функции ИЛИ-НЕ имеет вид:

X1	X2	Y= $\overline{X1+X2}$
0	0	1
0	1	0
1	0	0
1	1	0

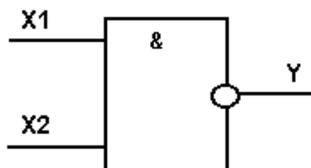
Логический элемент ИЛИ-НЕ обозначается на схемах следующим образом:



4. Функция штрих Шеффера (И-НЕ):  $Y = X1 \downarrow X2 = \overline{X1 X2}$ . Таблица истинности функции И-НЕ имеет вид:

X1	X2	$Y = \overline{X1 X2}$
0	0	1
0	1	1
1	0	1
1	1	0

Логический элемент И-НЕ обозначается на схемах следующим образом:



Есть ещё три логические функции двух переменных, имеющие специальные названия: импликация, эквивалентность, неравнозначность (исключающее ИЛИ, сложение по модулю 2). Последние две функции являются взаимно обратными, также как, например, функция И и функция штрих Шеффера.

### Базисы и основные соотношения математической логики

Существуют такие наборы логических функций, с помощью которых можно выразить любые другие логические функции. Они называются функционально полными или базисами. Наиболее известный базис - это набор функций И, ИЛИ, НЕ. Функция штрих Шеффера является базисной, также как и функция стрелка Пирса. Поэтому, с помощью логических элементов ИЛИ-НЕ или И-НЕ можно собрать любую логическую схему. На таких элементах собран микропроцессор компьютера и другие логические устройства. Логические схемы состоят из логических элементов, осуществляющих логические операции.

Множество всех логических функций, на котором определены три логические операции И, ИЛИ, НЕ называется булевой алгеброй (по имени основоположника математической логики английского математика Джорджа Буля). Упрощение формул в булевой алгебре производится на основе эквивалентных преобразований, опирающихся на следующие основные законы (эквивалентные соотношения):

1. Ассоциативность дизъюнкции и конъюнкции:  
 $x_1(x_2x_3) = (x_1x_2)x_3 = x_1x_2x_3;$   
 $x_1 \vee (x_2 \vee x_3) = (x_1 \vee x_2) \vee x_3 = x_1 \vee x_2 \vee x_3.$
2. Коммутативность дизъюнкции и конъюнкции:  
 $x_1x_2 = x_2x_1; \quad x_1 \vee x_2 = x_2 \vee x_1.$
3. Дистрибутивность конъюнкции относительно дизъюнкции:  
 $x_1(x_2 \vee x_3) = x_1x_2 \vee x_1x_3.$
4. Дистрибутивность дизъюнкции относительно конъюнкции:  
 $x_1 \vee (x_2x_3) = (x_1 \vee x_2)(x_1 \vee x_3).$

5. Идемпотентность (отсутствие степеней и коэффициентов):

$$xx = x; \quad x \vee x = x.$$

6. Закон двойного отрицания:  $\overline{\overline{x}} = x$ .

7. Свойства констант 0 и 1:

$$x \& 1 = x; \quad x \& 0 = 0;$$

$$x \vee 1 = 1; \quad x \vee 0 = x;$$

$$\overline{0} = 1; \quad \overline{1} = 0.$$

8. Правила де Моргана:

$$\overline{x_1 x_2} = \overline{x_1} \vee \overline{x_2};$$

$$\overline{x_1 \vee x_2} = \overline{x_1} \overline{x_2}.$$

9. Закон противоречия:  $x \overline{x} = 0$ .

10. Закон исключенного третьего:  $x \vee \overline{x} = 1$ .

Кроме того, применяются ещё три соотношения:

11. Поглощение:  $x \vee xy = x$

12. Склеивание:  $xy \vee x\overline{y} = x$

$$x \vee \overline{x}y = x \vee y$$

Законы 1,2,3,7 показывают, что свойства конъюнкции очень похожи на свойства умножения, поэтому её часто называют логическим умножением. Из законов 6 и 8 следует, что используя отрицание, дизъюнкцию можно выразить через конъюнкцию, и наоборот:

$$x_1 \vee x_2 = \overline{\overline{x_1} \overline{x_2}};$$

$$x_1 x_2 = \overline{\overline{x_1} \vee \overline{x_2}}.$$

Это означает, что наборы И-НЕ и ИЛИ-НЕ также являются функционально полными или базисными.

Функционально полными являются следующие пять систем:

1.  $Y = \overline{X}$  - отрицание (НЕ)

$Y = X_1 \wedge X_2$  - конъюнкция (И)

$Y = X_1 \vee X_2$  - дизъюнкция (ИЛИ)

2.  $Y = \overline{X}$  - отрицание (НЕ)

$Y = X_1 \wedge X_2$  - конъюнкция (И)

3.  $Y = \overline{X}$  - отрицание (НЕ)

$Y = X_1 \vee X_2$  - дизъюнкция (ИЛИ)

4.  $Y = \overline{X_1 \wedge X_2}$  - отрицание конъюнкции (И-НЕ) (штрих Шеффера)

5.  $Y = \overline{X_1 \vee X_2}$  - отрицание дизъюнкции (ИЛИ-НЕ)

## 2. КРАТКИЕ СВЕДЕНИЯ О ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

В цифровой схемотехнике простейшие логические операции осуществляются с помощью логических элементов (ЛЭ). Широкое распространение получили интегральные схемы (ИС) транзисторно-транзисторной логики (ТТЛ). Большинство ИС, выпускаемых промышленностью серийно, представляют собой ЛЭ, выполняющие функции НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ и т.д.

Возможность использования ЛЭ в цифровой аппаратуре оценивается параметрами, основными из которых являются:

**Номинальное напряжение источника питания  $E_p$**  – номинальное напряжение источника питания, равное +5В для ТТЛ элементов;

**Потребляемая мощность  $P_{пот}$**  – потребляемая элементом мощность от  $E_p$ ;

**Помехоустойчивость  $U_{п, макс}$**  – наибольшее значение напряжения помехи на входе микросхемы, при котором еще не происходит изменения уровней ее выходного напряжения.

**Напряжение логической единицы  $U^1$**  – значение высокого уровня напряжения для "положительной" логики и значение низкого уровня напряжения для "отрицательной" логики.

**Напряжение логического нуля  $U^0$**  – значение низкого уровня напряжения для "положительной" логики и значение высокого уровня напряжения для "отрицательной" логики.

**Пороговое напряжение логической единицы  $U^1_{пор}$**  – наименьшее значение высокого уровня напряжения для "положительной" логики или наибольшее значение низкого уровня напряжения для "отрицательной" логики на входе микросхемы, при котором она переходит из одного устойчивого состояния в другое.

**Пороговое напряжение логического нуля  $U^0_{пор}$**  – наибольшее значение низкого уровня напряжения для "положительной" логики или наименьшее значение высокого уровня напряжения для "отрицательной" логики на входе микросхемы, при котором она переходит из одного устойчивого состояния в другое.

**Входной ток логической единицы  $I^1_{вх}$**  – измеряется при заданном значении напряжения логической единицы.

**Входной ток логического нуля  $I^0_{вх}$**  – измеряется при заданном значении напряжения логического нуля.

**Выходной ток логической единицы  $I^1_{вых}$**  – измеряется при заданном значении напряжения логической единицы.

**Выходной ток логического нуля  $I^0_{вых}$**  – измеряется при заданном значении напряжения логического нуля.

**Ток потребления в состоянии логической единицы  $I^1_{пот}$**  – значение тока, потребляемого микросхемой от источников питания при логических единицах на выходах всех элементов.

**Ток потребления в состоянии логического нуля  $I^0_{пот}$**  – значение тока, потребляемого микросхемой от источников питания при логических нулях на выходах всех элементов.

**Средний ток потребления  $I_{пот, ср.}$**  – значение тока, равное полусумме токов, потребляемых цифровой микросхемой от источников питания в двух устойчивых различных состояниях.

**Потребляемая мощность в состоянии логической единицы  $P^1_{пот}$**  – значение мощности, потребляемой микросхемой от источника питания при логических единицах на выходах всех элементов.

**Потребляемая мощность в состоянии логического нуля  $P_{\text{пот}}^0$**  – значение мощности, потребляемой микросхемой от источника питания при логических нулях на выходах всех элементов.

**Средняя потребляемая мощность  $P_{\text{пот. ср.}}$**  – полусумма мощностей, потребляемых микросхемой от источников питания в двух устойчивых различных состояниях.

**Время перехода интегральной микросхемы из состояния логической единицы в состояние логического нуля  $t^{1,0}$**  – интервал времени, в течение которого напряжение на выходе микросхемы переходит от напряжения логической единицы к напряжению логического нуля, измеренный на уровнях напряжения 0,1 и 0,9 от амплитуды импульса.

**Время перехода интегральной микросхемы из состояния логического нуля в состояние логической единицы  $t^{0,1}$**  – интервал времени, в течение которого напряжение на выходе микросхемы переходит от напряжения логического нуля к напряжению логической единицы, измеренный на уровнях напряжения 0,1 и 0,9 от амплитуды импульса.

**Время задержки распространения сигнала при включении  $t_{\text{зд, р}}^{1,0}$**  – интервал времени между входным и выходным импульсами при переходе напряжения на выходе микросхемы от напряжения логической единицы к напряжению логического нуля, измеренный на уровне 0,5 амплитуды.

**Время задержки распространения сигнала при выключении  $t_{\text{зд, р}}^{0,1}$**  – интервал времени между входным и выходным импульсами при переходе напряжения на выходе микросхемы от логического нуля к логической единицы, измеренный на уровне 0,5 амплитуды.

**Среднее время задержки распространения сигнала  $t_{\text{зд, р.с.}}$**  – интервал времени, равный полусумме времени задержки распространения сигнала при включении и выключении цифровой микросхемы.

**Коэффициент объединения по входу  $K_{\text{об}}$**  – число входов микросхемы, по которым реализуется логическая функция.

**Коэффициент разветвления по выходу  $K_{\text{раз}}$**  – число единичных нагрузок, которые можно одновременно подключить к выходу микросхемы (единичной нагрузкой является один вход основного логического элемента данной серии интегральных микросхем).

**Коэффициент объединения по выходу  $K_{\text{об.вых}}$**  – число соединяемых между собой выходов интегральной микросхемы, при котором обеспечивается реализация соответствующей логической операции.

**Сопrotивление нагрузки  $R_{\text{н}}$**  – значение активного сопротивления нагрузки, подключаемой к выходу интегральной микросхемы, при котором обеспечивается заданное значение выходного напряжения (выходного тока) или заданное усиление.

**Емкость нагрузки  $C_{\text{н}}$**  – максимальное значение емкости, подключенной к выходу интегральной микросхемы, при котором обеспечиваются заданные частотные и иные параметры.

**Пример:** основные параметры и характеристики микросхем КР155

Входной ток, мА, не более	-1,6
· Низкого уровня .....	0,04
· Высокого уровня .....	
Выходное напряжение, В	0,4
· Низкого уровня, не более .....	2,4

· Высокого уровня, не менее	
Выходной ток, мА, не более	6
· Низкого уровня .....	-0,4
· Высокого уровня .....	
Нагрузочная способность.....	10
Время задержки распространения сигнала, нс, при	
· Включения ( $C_n = 50$ пФ) .....	18,5
· Выключения ( $C_n = 50$ пФ) .....	18,5
Средний ток потребления, мА, не более .....	15
Помехоустойчивость, В, не более .....	0,4
Частота переключения, Гц, не более .....	15
Максимальное напряжение питания, В .....	6
Максимальное напряжение на входе, В .....	5,5
Минимальное напряжение на входе, В .....	-0,4
Напряжение питания, В	
· 155 .....	45, – 5,5
· КР155 .....	4,75–5,25
Максимальная емкость нагрузки, пФ .....	200
Диапазон рабочих температур, С	
· 155 .....	-60+125
· КР155 .....	-10..+70

Для оценки большинства параметров ИС используют передаточную, входную и выходную характеристики ЛЭ.

Передаточная характеристика – это зависимость выходного напряжения от входного:

$$U_{\text{вых}} = F(U_{\text{вх}}).$$

Входная характеристика – это зависимость входного тока от входного напряжения

$$I_{\text{вх}} = F(U_{\text{вх}}).$$

Выходная характеристика – это зависимость выходного напряжения от тока нагрузки (выхода)

$$U_{\text{вых}} = F(I_{\text{н}}).$$

По этим характеристикам находят выходные токи и напряжения при различных режимах работы логического элемента. Совместное использование входной и выходной характеристик позволяет определить нагрузочную способность, коэффициент объединения по входу, а также входное и выходное сопротивления ЛЭ.

Передаточная характеристика для ЛЭ с инвертированием входных сигналов и усилением по напряжению, к числу которых относятся элементы НЕ, И-НЕ, ИЛИ-НЕ, имеет два линейных участка, соответствующих уровням логического «0» и логической «1», и узкий переходной участок (см. рис. 1а). Переходный участок имеет пороговую точку А, являющуюся точкой пересечения передаточной характеристики с прямой единичного усиления ( $U_{\text{вых}}=U_{\text{вх}}$ ).

Передаточная характеристика совокупности однотипных логических элементов из-за отклонений параметров отдельных компонентов, обусловленных нестабильностью технологических процессов изготовления интегральных микросхем, представляет собой не одну кривую, а некоторую область, ограниченную сверху и снизу двумя граничными кривыми, показанными на рис. 1б.

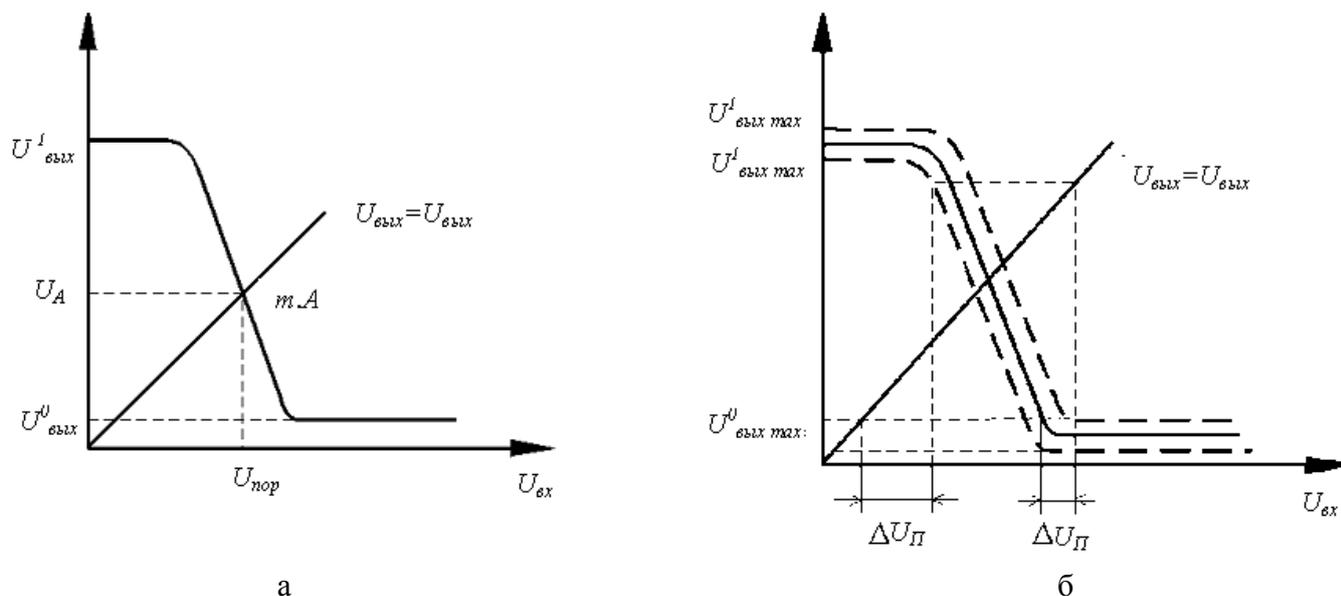


Рис. 1

### 3. ТИПЫ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

#### Транзисторно-транзисторная логика.

МС ТТЛ широко применяются в цифровой аппаратуре и в ЭВМ. В них удачно сочетаются хорошие функциональные показатели: быстродействие, помехоустойчивость, нагрузочная способность – с умеренным потреблением энергии и невысокой стоимостью. Более половины объема мирового производства ИС приходится на долю ТТЛ. Сейчас налажен массовый выпуск нескольких разновидностей ТТЛ-МС: универсальных (стандартных) серий, повышенного быстродействия, с малым потреблением мощности и на транзисторах Шотки в обычном и маломощном вариантах. Принцип действия различных модификаций ТТЛ одинаков и различаются они главным образом временем задержки сигнала и потребляемой мощностью.

Микросхемы	№ серии	Время задержки распространения на 1 элемент (нс)	Потребляемая мощность (мВт)
Универсальная	133, К155	18	10
Быстродействующая	130, К131	12	23
Микромощная	134, КР134	66	1
На транзисторах Шотки	530, К531	6	19
На транзисторах Шотки	533, К555	19	2



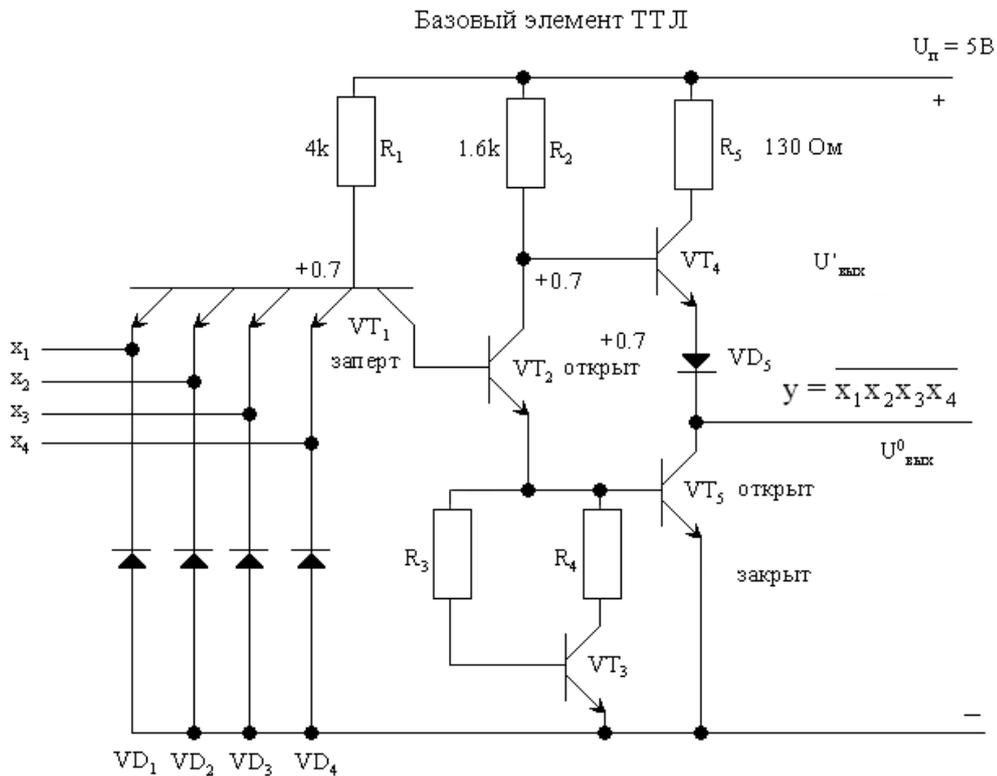


Рис. 3 Принципиальная схема базового элемента 155 (133) серии

Когда один или несколько входов соединены с общей шиной непосредственно или через выход транзистора предыдущего каскада (т.е. входной сигнал равен 0), соответствующий эмиттерный переход  $VT_1$  окажется смещенным в прямом направлении, поскольку потенциал базы выше потенциала эмиттера.

Напряжения на базе  $VT_1$ , равного, приблизительно, от 0,7 до 0,4 В, недостаточно для отпириания трех переходов: база – коллектор  $VT_1$ ; база – эмиттер  $VT_2$  и база – эмиттер  $VT_5$ .

Когда  $VT_2$  закрыт, на его коллекторе высокое напряжение. Ток, протекающий через резистор  $R_2$ , обеспечивает отпириание  $VT_4$  и диода  $VD_5$ . Если нагрузка отсутствует, ток через  $VT_4$  и диод  $VD_5$  примерно равен 0, а выходное напряжение равно:

$$U^1_{\text{вых}} = 5 \text{ В} - 2 \cdot 0,7 \text{ В} = 3,6 \text{ В}$$

Рассматриваемый элемент выполняет таким образом операцию 4И – НЕ, поскольку если хотя бы одно  $U_{\text{вх}} = "0"$ , то  $U_{\text{вых}} = "1"$ .

Легче понять работу схемы, если многоэмиттерный транзистор  $VT_1$  (эмиттерный и коллекторный переходы) заменить диодами – получится схема ДТЛ (рис. 4).

Передаточная характеристика базового элемента ТТЛ представлена на рис. 1. Когда нагрузка отсутствует, то  $U^1_{\text{вых}} = 5 - 2 \cdot 0,7 = 3,6 \text{ В}$ , а  $U^0_{\text{вых}} = 0,2 \text{ В}$  (открытый  $VT_5$ ).

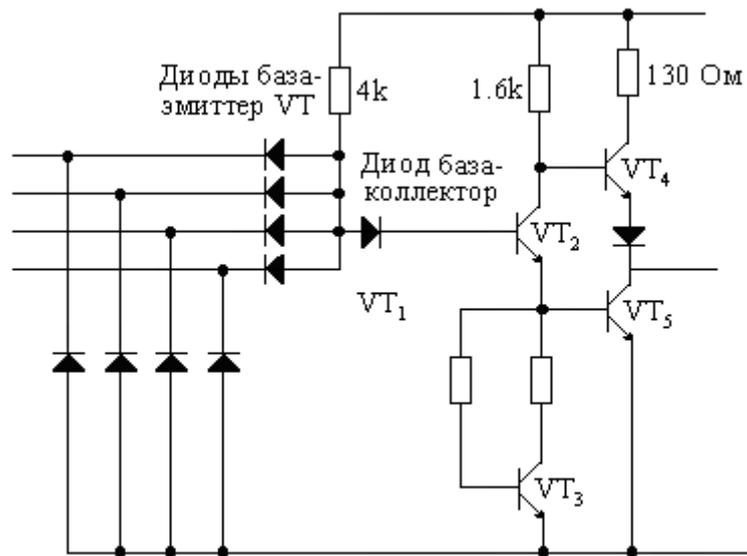


Рис. 4 Принципиальная схема базового элемента диодно-транзисторной логики (ДТЛ)

## РАЗНОВИДНОСТИ МС ТТЛ

### Микрометрические МС ТТЛ

Эти МС в сравнении с приборами универсальных серий потребляют гораздо меньше энергии, но обладают меньшим быстродействием. К ним относятся 134 и 734 (бескорпусная) серии.

Принципиальная схема базового элемента мало отличается от соответствующих элементов универсальных серий. Различие в основном состоит в номиналах резисторов.

Поскольку сопротивления тут достаточно велики, мощность, рассеиваемая на каждом транзисторе МС, мала. С увеличением сопротивления быстродействие МС падает (большее время на перезаряд емкостей). Однако с уменьшением мощности, уменьшаются габариты, а значит и емкости. Мощность уменьшается в 10 раз, а  $C_0$  – в 3-5 раз.

### МС ТТЛ повышенного быстродействия

Быстродействие МС можно повысить двумя путями: а) уменьшая сопротивление резисторов и паразитные емкости; б) предотвращая насыщение транзисторов схемы, а, следовательно, и накопление носителей зарядов в их базах. Малые сопротивления в МС серий 130 и 131 ( $t_{з.р.} = 12$  нс при  $P = 23$  мВт). Базовый элемент в принципе не отличается от аналогичных элементов других серий ТТЛ. Выходной каскад с парой совмещенных транзисторов (схема Дарлингтона) обладает меньшим выходным сопротивлением, что способствует повышению быстродействия.

Более результативный и перспективный путь связан с применением транзисторов с барьером Шоттки.

### МС ТТЛ с транзисторами Шоттки.

МС этого вида среди других изделий ТТЛ имеют максимальное быстродействие при умеренном потреблении мощности.

В р-п – переходе обычного диода, смещенном в прямом направлении, перенос тока обусловлен инжекцией неосновных носителей из одной области полупроводника в другую,

вследствие чего после переключения приложенного напряжения с прямого на обратное, ток протекает некоторое время, пока избыточная концентрация неосновных носителей не снизится до 0 (время рассасывания).

В диодах Шоттки накопления неосновных носителей не происходит. Здесь перенос тока обусловлен основными носителями – электронами, которые под действием высокого напряжения переходят из полупроводника в металл.

Неосновные носители заряда при этом не накапливаются. Благодаря этому их время выключения очень мало (до  $100 \text{ пс} = 0,1 \text{ нс}$ ). Для p-n перехода это время =  $1 - 100 \text{ нс}$ .

Другое достоинство диодов Шоттки в том, что они отпираются при напряжении  $0,2 - 0,4 \text{ В}$  (против  $0,4 - 0,7$  для p-n перехода).

Диоды подключают параллельно коллекторному переходу, придавая транзистору новые свойства. Такие транзисторы называются транзисторами Шоттки.

Когда транзистор заперт или находится в ненасыщенном режиме, потенциал коллектора выше потенциала базы, диод смещен в обратном направлении и не влияет на работу транзистора. При этом коллекторный переход практически заперт, а, следовательно, не возникает режима насыщения и накопления избыточных зарядов. Благодаря этому, при запираии транзистора исключается задержка, связанная с рассасыванием избыточного заряда.

Если в процессе отпираии транзистора потенциал коллектора становится ниже потенциала базы, диод открывается и на нем прямое падение напряжения  $U_d < 0,4 \text{ В}$ .

### О соединении входов и выходов МС ТТЛ

К одному выходу МС можно подключать от 10 до 30 входов ТТЛ той же серии. Для увеличения выходной мощности МС, казалось бы, можно, соединить выходы 2х – 3х МС. Однако, если в одной МС открыт нижний транзистор, а в другой верхний (рис. 5), в цепи потечет ток, ограниченный только резистором  $R_5$  (~50 Ом). Это около 100 мА, такой ток опасен для транзистора.

По этой причине соединять выходы между собой нельзя. Как исключение, допускается параллельное включение входов и выходов двух логических элементов одного корпуса.

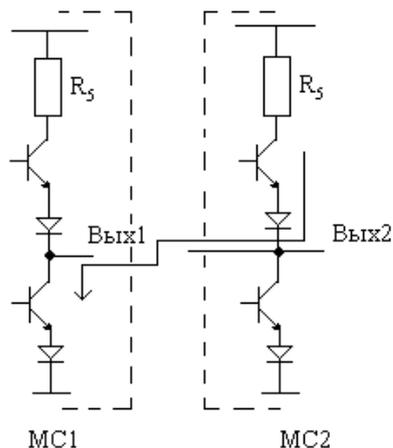


Рис.5. Иллюстрация к запрещению соединения выходов ТТЛ между собой

### Неиспользуемые ЛЭ ТТЛ

МС, выполняющие простейшие операции (И, И-НЕ, ИЛИ, ИЛИ-НЕ и др.) обычно содержат в одном корпусе несколько независимых ЛЭ, связанных только одним питанием. При составлении схемы дискретного устройства часто получается, что отдельные ЛЭ остаются свободными.

Рекомендуется такие элементы включать так, чтобы их выходы имели высокий потенциал, для чего входы логических элементов И-НЕ и ИЛИ-НЕ соединяют с общей (земляной) шиной. В этом случае рассеиваемая мощность минимальна, а сами элементы можно использовать для создания логической единицы на входах других приборов.

### Неиспользуемые входы ТТЛ

У ЛЭ, включенных в схему, могут оставаться свободными один или несколько входов. Эти входы следует либо соединять с работающими, либо к ним надо подводить постоянные напряжения, соответствующие уровню логического "0" или "1" – в зависимости от условий.

На практике с неиспользуемыми входами поступают следующим образом:

- 1) Объединяют с используемым с учетом выполняемых данным входом функций, если это не ведет к превышению нагрузочной способности предыдущего каскада;
- 2) Соединяют с общей шиной (с "0");
- 3) Для создания уровня логической "1" напряжение на входе должно находиться в пределах 2,4~3,6 В. Непосредственное подключение входов ТТЛ к проводу питания  $U_{п}$  недопустимо из-за большого входного тока  $I_{вх}$ .

Логическую "1" на входе ТТЛ обеспечивают одним из следующих способов:

- 1) Подключают к выходу свободного элемента, чаще всего И-НЕ, входы которого соединяют с общей шиной (генератор константы 1); максимальное число входов, подключаемых к элементу, определяется его нагрузочной способностью;
- 2) На неиспользованные входы подают напряжение 2,4~3,6 В от отдельных источников питания;
- 3) Неиспользуемые входы подсоединяют к своему источнику питания ( $U_{п}$ ) через ограничивающий резистор  $R=1\sim 2$  ком. К этому резистору допускается присоединять до 20 входов МС ТТЛ серий 155 и 133;
- 4) Неиспользуемые входы ТТЛ, на которых постоянно должна быть логическая "1", в крайнем случае, можно оставлять свободными: за счет токов утечки на них устанавливается нужное напряжение, но надо иметь в виду, что этот способ ведет к уменьшению быстродействия и помехоустойчивости, особенно при большой частоте переключений, так как свободные входы подвержены действию наводок.

Если у ЛЭ И-ИЛИ-НЕ в секции И остаются лишние входы, их следует соединить с используемыми входами той же секции.

Если вся секция И не применяется, на всех ее входах должен быть "0". Неиспользуемые входы для подключения расширителей по ИЛИ оставляют свободными.

### Микросхемы с тремя логическими состояниями

Устройства, оперирующие с дискретной информацией, при высоком уровне выходного напряжения имеют малое сопротивление между выводом "Выход" и шиной питания. В противоположном состоянии у "Выхода" малое сопротивление по отношению к общей шине. В

обоих случаях выходной вывод имеет определенный электрический потенциал, который воздействует на входы последующих приборов (МС).

Существует категория МС, способных принимать и третье состояние, когда выход МС отключен от нагрузки. Такое состояние называют **ВЫСОКООИМПЕДАНСНЫМ**. Перевод МС в это состояние осуществляется по специальному входу Z. В зависимости от конкретного типа МС отключение выхода может осуществляться 1 или 0.

Упрощенная электрическая схема элемента с тремя состояниями и ее условное обозначение представлены на рис.6.

Когда на входе Z низкий уровень, то VT3 заперт и не влияет на работу схемы. Если Z имеет высокий уровень, то VT3 открыт и базы транзисторов VT1 и VT2 соединены с низким потенциалом (земля). Транзисторы VT1 и VT2 закрыты.

В результате связь логической части элемента с его выходом разрывается, элемент со стороны выхода приобретает высокий импеданс. Уровень потенциала на выходе не определен (плавающий) – он может быть любым в зависимости от соотношения токов утечки VT1 и VT2.

Третье состояние, в отличие от 1 и 0, обозначается Z, а символ такого выхода – ромб с поперечной чертой.

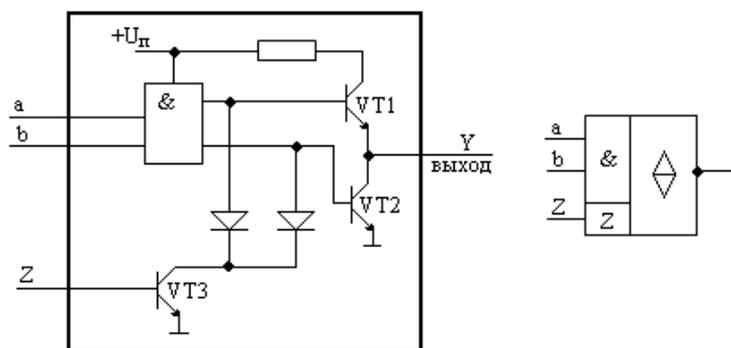


Рис. 6. Схема элемента с тремя состояниями

Элементы с 3-мя состояниями выхода разработаны специально для применения в качестве выходного управляемого буфера для подключения цифровых блоков к магистралям (рис.7).

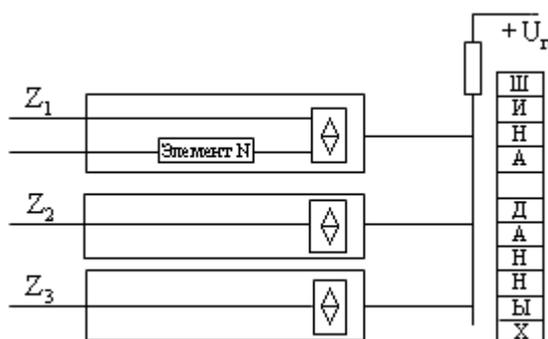
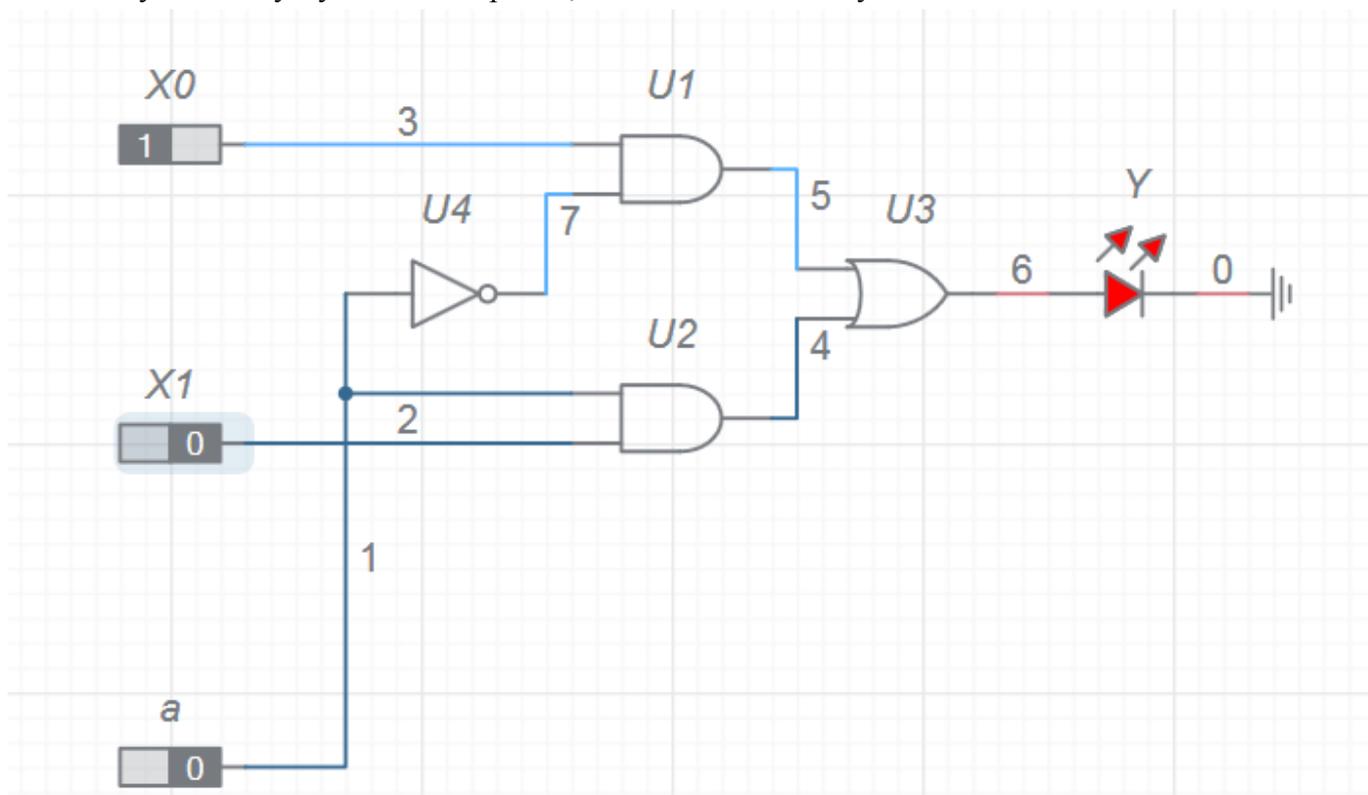


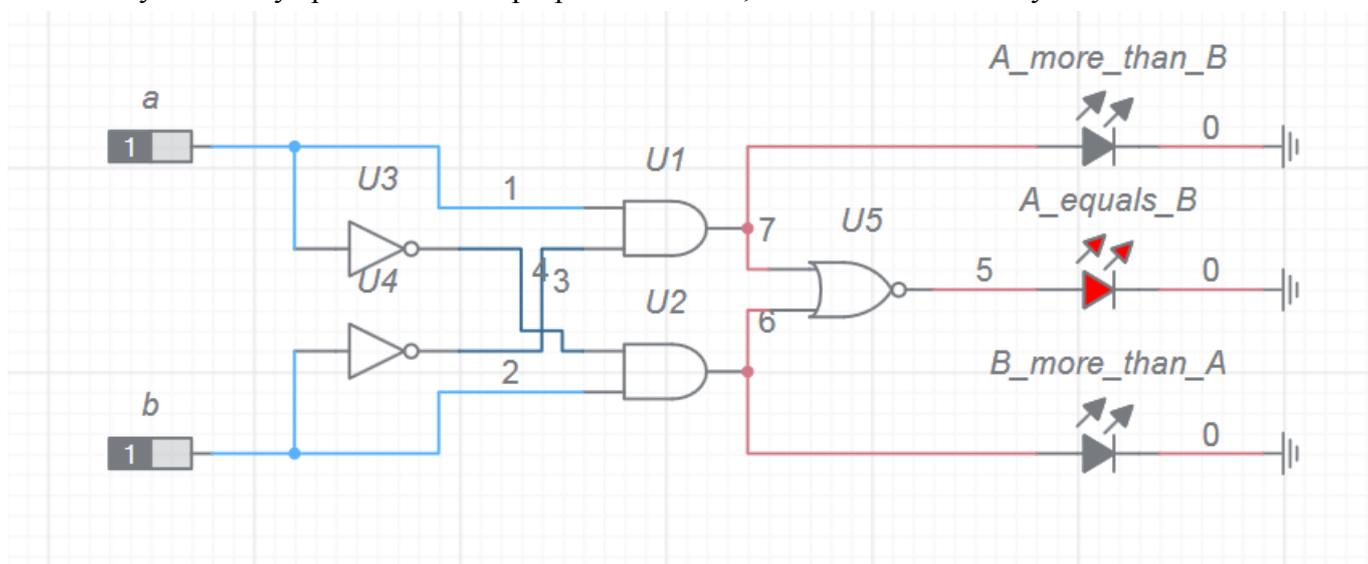
Рис. 7. Подключение цифровых блоков к магистралям

## ПРАКТИЧЕСКОЕ ЗАДАНИЕ

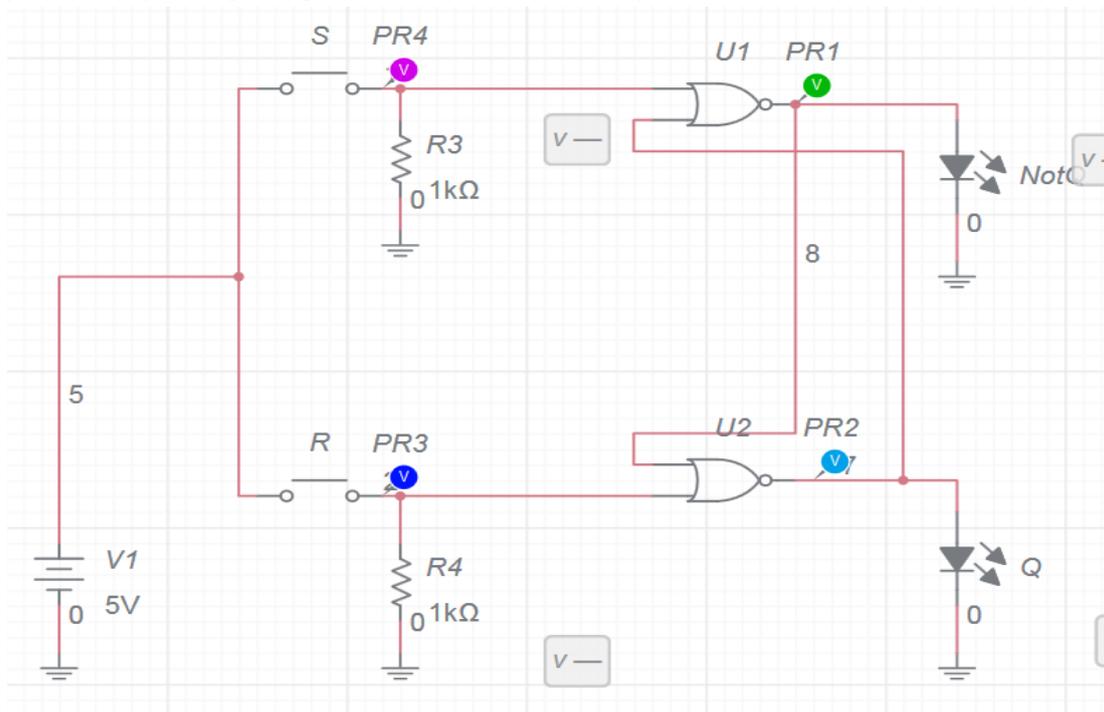
1. Исследуйте схему мультиплексора 2:1, составьте её таблицу истинности.



2. Исследуйте схему сравнения одноразрядных чисел, составьте её таблицу истинности.



3. Исследуйте схему RS-триггера, составьте его таблицу истинности.



### Основная литература

1. Кузовкин В.А., Филатов В. В. Электротехника и электроника : учебник для бакалавров : учебное пособие для студентов вузов. М.: Юрайт, 2020.
2. Шишкин Г.Г. Электроника: учебник для студентов вузов. М. : Дрофа, 2009.

### Дополнительная литература

1. Хоровиц П., Хилл У. Искусство схемотехники. М.: «Мир». 1983.
2. Титце У., Шенк К. Полупроводниковая схемотехника. М.: «Мир». 1982.
3. Опадчий Ю.Ф., Глудкин О.Л., Гуров А.И. Аналоговая и цифровая электроника: Полный курс. Учебник для высших учебных заведений. М: Горячая Линия - Телеком, - 2005 г., 768с
4. Бурбаева Н.В., Днепровская Т.С. Основы полупроводниковой электроники. - М.: ФИЗМАТЛИТ, 2012. - 310 с.